

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **03-001535**
(43)Date of publication of application : **08.01.1991**

(51)Int.CI. **H01L 21/304**
B24B 37/00

(21)Application number : **01-134608** (71)Applicant : **ASAHI GLASS CO LTD**
(22)Date of filing : **30.05.1989** (72)Inventor : **MATSUMOTO KATSUHIRO**
OKADA TAKESHI
KITO NOBUHIRO

(54) SEMICONDUCTOR WAFER AND PROCESSING THEREOF

(57)Abstract:

PURPOSE: To obtain a semiconductor wafer whose strength is improved by putting the average surface roughness and the maximum surface roughness of irregularity, which arises at the chamfered part at the periphery of a semiconductor wafer, under the specified values.

CONSTITUTION: This consists of the first process of mechanically polishing a semiconductor wafer and the periphery of the semiconductor wafer so as to do chamfering, the second process of etching the chamfered part in etchant, and the third process of mechanochemically polishing the chamfered part using polishing liquid and polishing cloth, and by improving the average value of the average surface roughness and the maximum surface roughness of microroughness at the chamfered part of a GaAs wafer up to the order of 500Å or less, the layer denatured by processing is mostly removed. Moreover, it is to be desired that the average roughness Ra and the maximum surface roughness Rt should be, more preferably, $Ra \leq 30\text{Å}$ and $Rt \leq 150\text{Å}$. As a result, the chamfered part becomes resistant to the shock from outside.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 平3-1535

⑬ Int. Cl.

H 01 L 21/304
B 24 B 37/00

識別記号

301 B
F

府内整理番号

8831-5F
7726-3C

⑭ 公開 平成3年(1991)1月8日

審査請求 未請求 請求項の数 2 (全3頁)

⑮ 発明の名称 半導体ウェハーおよびその加工方法

⑯ 特願 平1-134608

⑰ 出願 平1(1989)5月30日

⑱ 発明者 松本 勝博 神奈川県横浜市神奈川区三枚町543
⑲ 発明者 岡田 健 神奈川県横浜市港北区大曽根2-25-4
⑳ 発明者 鬼頭 信弘 東京都町田市成瀬2752-21
㉑ 出願人 旭硝子株式会社 東京都千代田区丸の内2丁目1番2号
㉒ 代理人 弁理士 梅村 繁郎 外1名

明細書

1. 発明の名称

半導体ウェハーおよびその加工方法

2. 特許請求の範囲

- (1) 半導体ウェハーの周囲の面取り部の粗さを、該面取り部に生起する凹凸の平均表面粗さRa、最大表面粗さRtを600Å以下としたことを特徴とする半導体ウェハー。
- (2) 半導体ウェハーの周囲を機械的に研磨し面取りを行う第1の工程と、その面取り部をエッティング溶液でエッティングする第2の工程と、該面取り部をポリッシュ液と研磨布を用いてメカノケミカルポリッシュを行う第3の工程とからなる半導体ウェハーの加工方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、強度の向上した半導体ウェハーおよびその加工方法に関するものである。

【従来の技術】

従来、シリコン、GaAs等の化合物の半導体ウェハーを割れにくくする目的でその周辺部分の面取り加工が行なわれてきた。その面取り加工工程において行なわれてきた方法は、ダイヤモンドホイールによる切削研磨と、その後に行なわれるエッティングが主流であった。

しかしながら、従来の方法では加工変質層は除去したものの、その材料のもつ結晶異方性によるマイクロラフネスの除去については不充分であった。この結果、デバイス加工工程中で微小な欠けやマイクロクラックが発生し、他のウェハーや工程へのコンタミネーションやウェハー割れの原因となっていた。

【発明の解決しようとする課題】

従来の加工法では、研削後あるいはエッティング後に結晶自体が有する結晶異方性の為にかえって面取り部分のマイクロラフネスを大きくしてしまっていた。つまり微視的には数多くの小さな突起を面取り部分に生じさせていたわけ

である。したがって、外部との接触においては、その微小突起部分に応力集中が生じ GaAs 自体の有している脆性もあって欠け易くなってしまっていたのである。

本発明は、従来技術が有していた前述の欠点を解消しようとするものである。

[課題を解決するための手段]

本発明は、前述の問題点を解消しようとするものであり、半導体ウェハーの周囲の面取り部の粗さを、該面取り部に生起する凹凸の平均表面粗さ Ra、最大表面粗さ Rt を 500 Å 以下としたことを特徴とする半導体ウェハー、および半導体ウェハーの周囲を機械的に研磨し面取りを行う第1の工程と、その面取り部をエッチング浴液でエッチングする第2の工程と、該面取り部をポリッシュ液と研磨布を用いてメカノケミカルポリッシュを行なう第3の工程とからなる半導体ウェハーの加工方法を提供するものである。

本発明の加工方法は、(1) 面取り時の研削と

デール社製の「ポリテックス」や第一レース社製の「サーフィンXXX」等を用いるのが好ましい。

[作用]

本発明の加工法により、GaAsウェハーの面取り部分のマイクロラフネスの平均表面粗さ及び最大表面粗さの平均値が数 μm ~ 数百 μm のオーダーから 500 Å (0.05 μm) 以下のオーダーまで改善され、加工変質層も殆ど除去される。平均粗さ Ra、最大表面粗さ Rt はより好ましくは $Ra \leq 30 \text{ Å}$ 、 $Rt \leq 150 \text{ Å}$ とするのが良い。この結果、面取り部分が外部からの衝撃に強くなり、ウェハーの微小欠けによるデバイス加工工程でのコンタミネイション及びウェハー自体の割れの可能性が極端に減少し得るものである。Ra、Rt が 500 Å より大きくなると、面取り部分が鏡面とはならず、上記効果を喪失となる。

[実施例]

スライス後の GaAs 半導体ウェハーを、番手 "500 と "2000 のダイヤモンドホイールを用いて

(2) エッティング及び(3) エッジつまりは面取り部分のメカノケミカルポリッシュという3工程からなっている。まず(1)の工程では一般にダイヤモンドホイールが使用されているが、使用番手としては "500 ~ "800、好ましくは "800 ~ "1000 特に "1000 以上が(2)(3)の工程において時間の短縮という意味で好ましい。(2)のエッティングにおいては、GaAs自体を化学的にエッティングできる薬品ならば適当で、一般に使用されているアルカリ系のアンモニア過水でも良いが、好ましくは結晶方位選択性の少ないエッチャントの硫酸過水等が(3)の工程の為に好ましい。(3)のメカノケミカルポリッシュについては GaAs の場合、酸化力の強いポリッシュ剤、例えば次亜塩素酸系ポリッシュ剤を用いてポリウレタン系の研磨布と併用する。研磨布としては、ウレタン系の不織布タイプ、発泡ポリウレタン系のスエードタイプが使用でき、特にマイクロラフネスを最小限に抑えるためには、研磨布にスエードタイプのもの、たとえば、ロ

2段階に面取り研削加工を行った。その後アルカリ系のエッチャント(アンモニア過水)でエッティングし、面取り研削加工時に発生した加工変質層を除去した。さらに、次亜塩素酸系の薬品をポリッシュ液として、ポリウレタン系の不織研磨布(ロデール社製の商品名「SubaIV」)を用いて、面取り部分に20分間メカノケミカルポリッシュ加工を施した。加工後の面取り部分を4点選びその平均表面粗さ Ra と最大表面粗さ Rt を、タリステップを用いて測定したところ、その4点の平均値が $Ra = 24.3 \text{ Å}$ 、 $Rt = 133.3 \text{ Å}$ であった。

上記4点の測定点は任意にまず1点を選び、次にそれに対向する1点、さらに前記2点を結ぶ線の垂直2等分線上の2点を選んで測定したものであるが、測定点のとり方及び個数についてはこれに限定するものではない。そのウェハーを3点曲げ法により強度を測定したところ、従来の約3倍の値を示した。

【発明の効果】

本発明の加工法により、半導体ウェハーの強度が 200% (3倍) も上がった。さらに輸送中あるいはデバイス加工工程中で考えられるエッジの微小欠けによるウェハー自身及び工程内のコンタミネイションの可能性、加えてウェハー自身の割れの可能性が殆どなくなった。

代理人 母村繁郎
外名
出所

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成9年(1997)3月28日

【公開番号】特開平3-1535

【公開日】平成3年(1991)1月8日

【年通号数】公開特許公報3-16

【出願番号】特願平1-134608

【国際特許分類第6版】

H01L 21/304 301

B24B 37/00

[F I]

H01L 21/304 301 B 6918-4M

B24B 37/00 F 8916-3C

特許平3-1535

平成8年4月30日

特許庁長官 殿

1 事件の表示

平成1年特許第134608号

2 指定する者

事件との関係 特許出願人

名称 (004) 旭硝子株式会社

3 代理人

住所 〒105 東京都港区虎ノ門一丁目1番7号 第2文成ビル

氏名 井理士(6864) 拙村 駿郎

4 補正命令の日付

自発補正

5 補正により増加する請求項の数 なし

6 補正の対象

明細書の特許請求の範囲の欄

明細書の発明の詳細な説明の欄

7 補正の内容

1) 明細書の特許請求の範囲を別紙のとおり訂正する。

2) 明細書3頁11行「R_a、...R_b」を「R_aを500A以下かつ最大表面積さR_a」に訂正する。

3) 同4頁10行「過水」の次に「(アンモニア過酸化水素水溶液)」を加入する。

4) 同4頁12行「過水」の次に「(硫酸過酸化水素水溶液)」を加入する。

5) 同5頁10行「粗さR_a」を「表面粗さR_a」に訂正する。

6) 同5頁10行「R_{tj}」を「R_t」に訂正する。

7) 同5頁11行「R_{MJ}」を「R_M」に訂正する。

8) 同5頁11行「R_{tj}」を「R_t」に訂正する。

9) 同5頁16行「R_a, R_t」を「R_a, R_t」に訂正する。

10) 同6頁8行「を」を「」に訂正する。

(1) 同6頁9行「R_a」を「R_a」に訂正する。

(2) 同6頁10行「R_{tj}」を「R_t」に訂正する。

(3) 同6頁11行「R_{MJ}」を「R_M」に訂正する。

(4) 同6頁11行「R_{tj}」を「R_t」に訂正する。

以上

別紙

2. 特許請求の範囲

(1) 半導体ウェハーの周囲の面取り部の粗さを、該面取り部に生起する凹凸の平均表面粗さ R_a を50.0 μ m以下かつ最大表面粗さ R_{\max} を500 μ m以下としたことを特徴とする半導体ウェハー。

(2) 半導体ウェハーの周囲を屈筋的に研磨し面取りを行う第1の工程と、その面取り部をエッティング液でエッティングする第2の工程と、該面取り部をボリッシュ液と研磨布を用いてメカノケミカルボリッシュを行う第3の工程とからなる半導体ウェハーの加工方法。